

11

## Zähler

a) Binärzähler : Der Asynchrone Binärzähler

→ Kopie von G8-3, b) und G8-7

Das Bild von G8-7 ist allerdings nicht ganz korrekt, es vernachlässigt die Laufzeit der Signale durch die Schmittglieder! Z.B. an Ende des 16. Taktes fallen alle Outputs auf Low, das Ereignis 'reselt' entspricht ~~er~~ durch alle Flipflops JK-TS-Glieder durch und die fehlende Flanke von Q4 müsste schon um einig's nach rechts verschoben werden !! 'Reselbetrieb', ripple counter.

Diese Planung behebt das

b) Synchrone Binärzähler

→ Kopie von G8-3a) unter auf dem selben A4-Blatt!

Die AND-Glieder leiten das 'bedeute 1' weiter ...

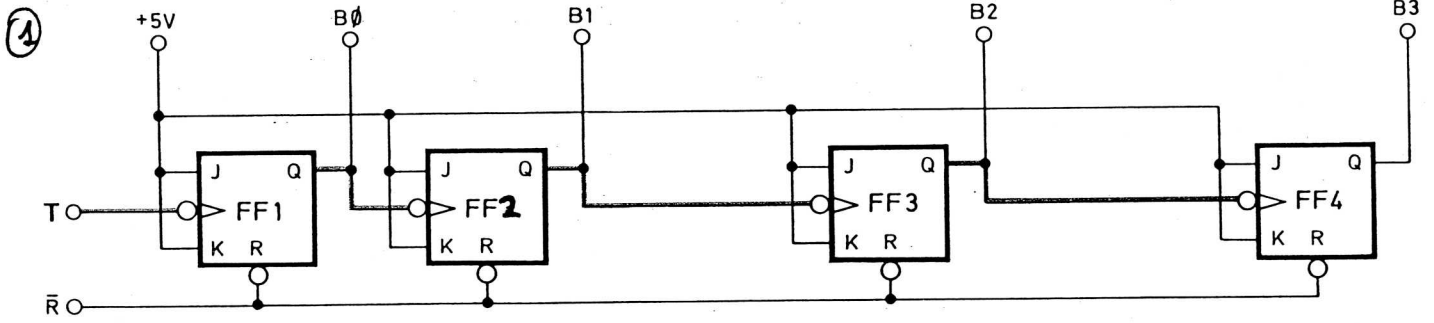
Alle Ausgänge werden genau mit der fehlenden Flanke von T neu gesetzt.

Erweiterung für 'kaskadierbar' 4bit-Zähler ist Eingang für 'Übersch' und ein Ausgang von 'Übersch' = ??

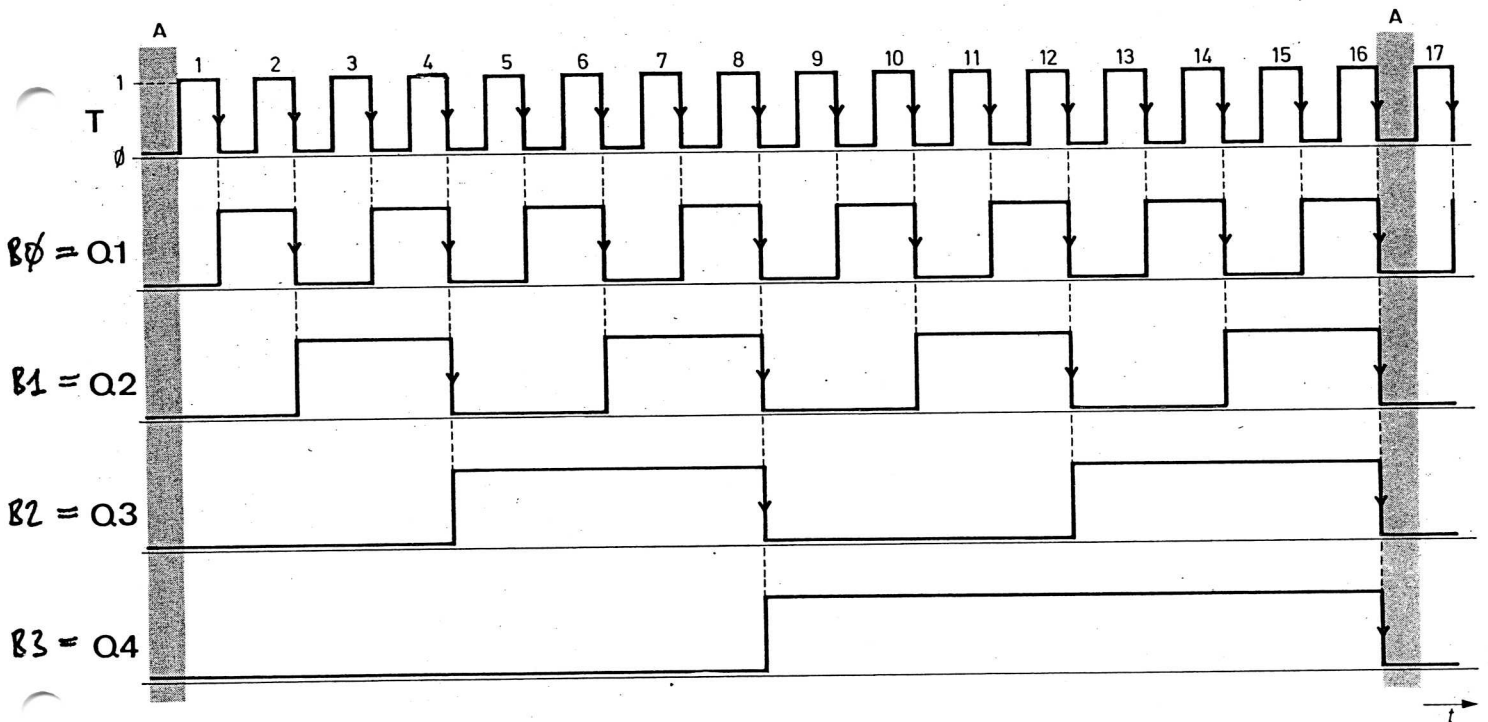
J1 als Eingang für eine Übersch der vorherigen Stelle anlegen!

Output von G1 und G2 nach wie mit AND verknüpfen, Resultat als 'Übersch out' anbieten!

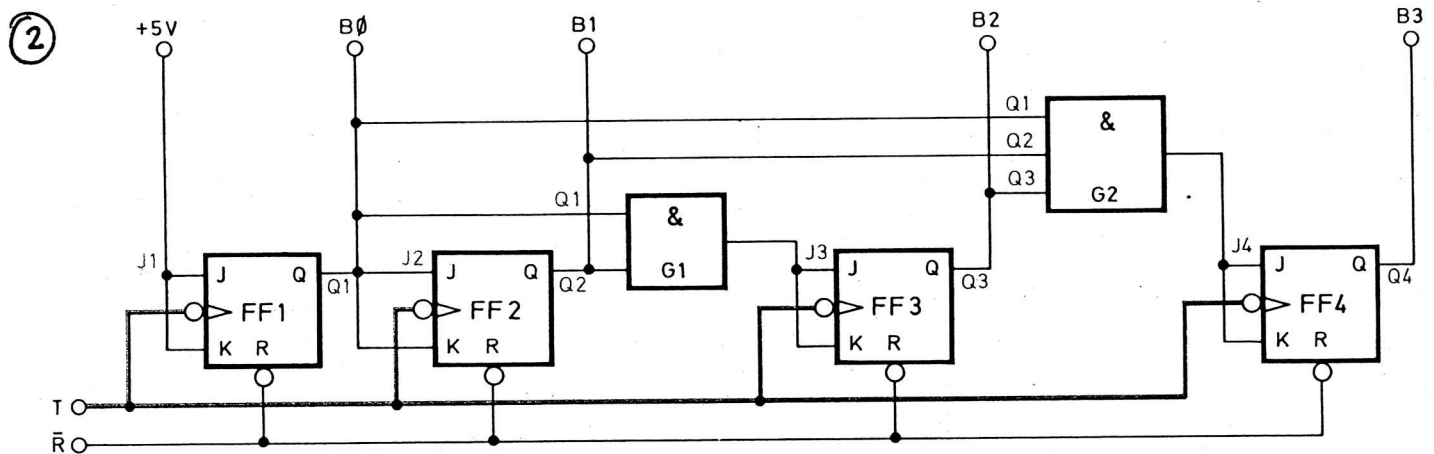
# Binär counter (4bit)



asynchroner Zähler (ripple counter)



Abfolge der Zustände



synchroner Binärzähler

